

1 線シリアルI/F技術紹介

有限会社アナロジスト 森本 浩之

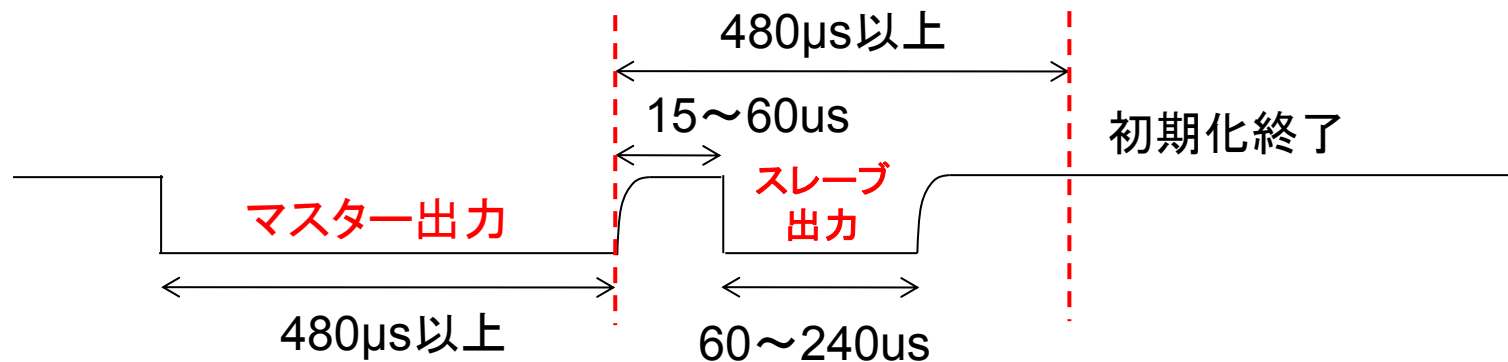
九州工業大学 マイクロ化総合技術センター
教授 中村 和之

本技術の特長

- ノイズ等による誤書き込みが発生しにくい
- 設計、設定が容易である
- 追加プロセスを必要としない
- 高速性と高信頼性を両立
- 受信側にクロック・リカバリを必要としない
- 面積／消費電力の増分が少ない

従来の1-WireシリアルIF

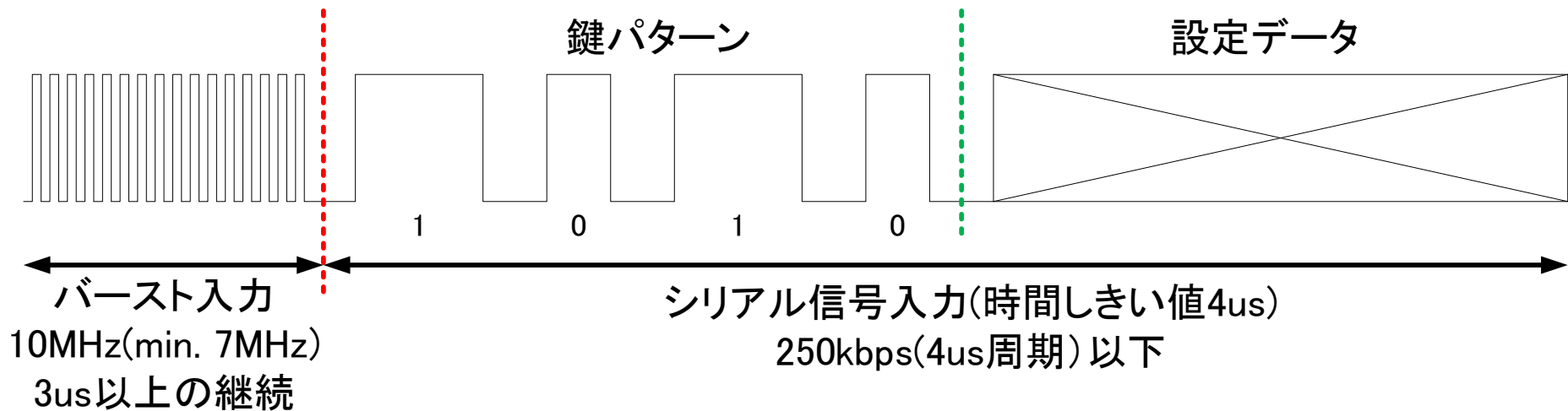
既に実用化されている1線シリアルI/Fにはマキシム社から提唱されているプロトコルがある。1ビットの通信に60us以上かかる



(デバイス初期化タイミング)

通信速度は低い。低域ノイズやデバイスON時の不整信号に誤反応する可能性があり、信頼性に不安が残る。

1線シリアル信号フォーマット



(バースト信号)

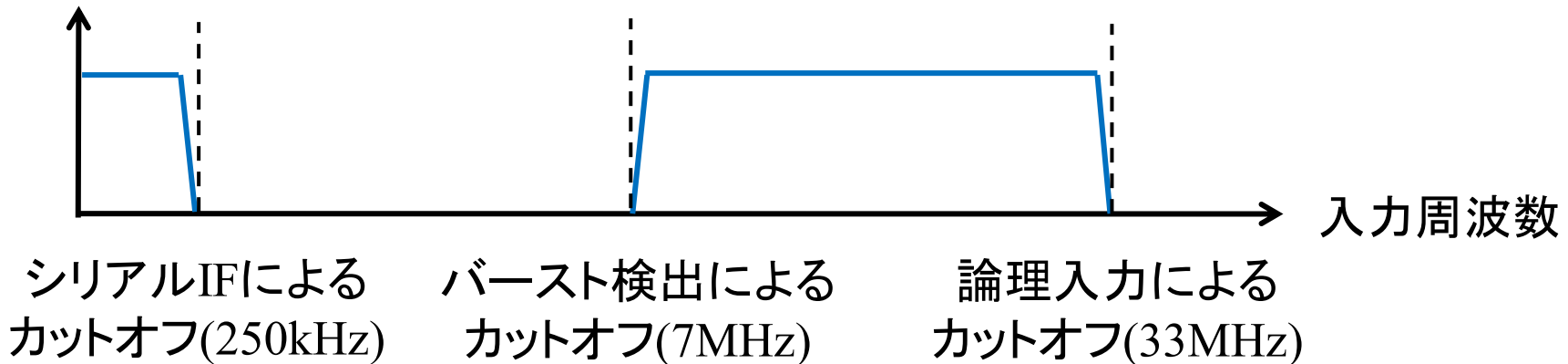
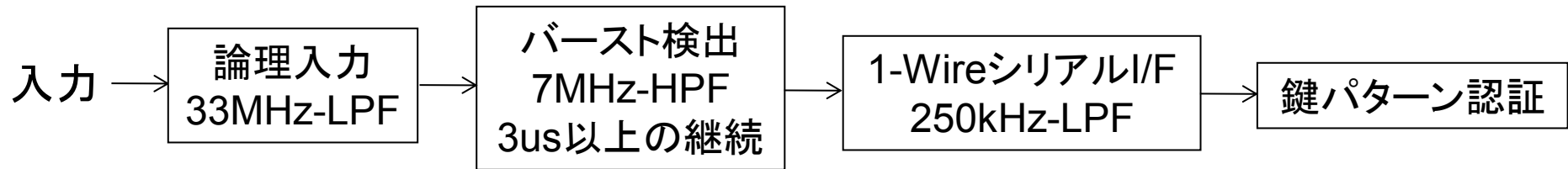
本例では10MHzの信号が3us以上続くとバースト入力認識となる。書き込み開始を知らせると共にパルス・ノイズによる誤認識を防ぐ。

(鍵パターン)

設定された鍵パターンと入力パターンとの間で認証を行う。パターンが一致すると設定データ書き込みが可能となる。

周波数空間で見る1線シリアル信号

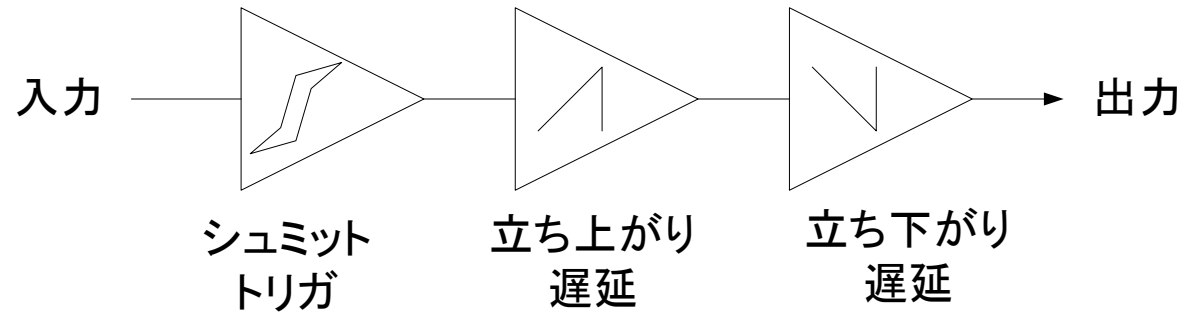
時間しきい値(T_{th})が1usの場合



固定周波数成分ノイズにより誤動作する事は無い

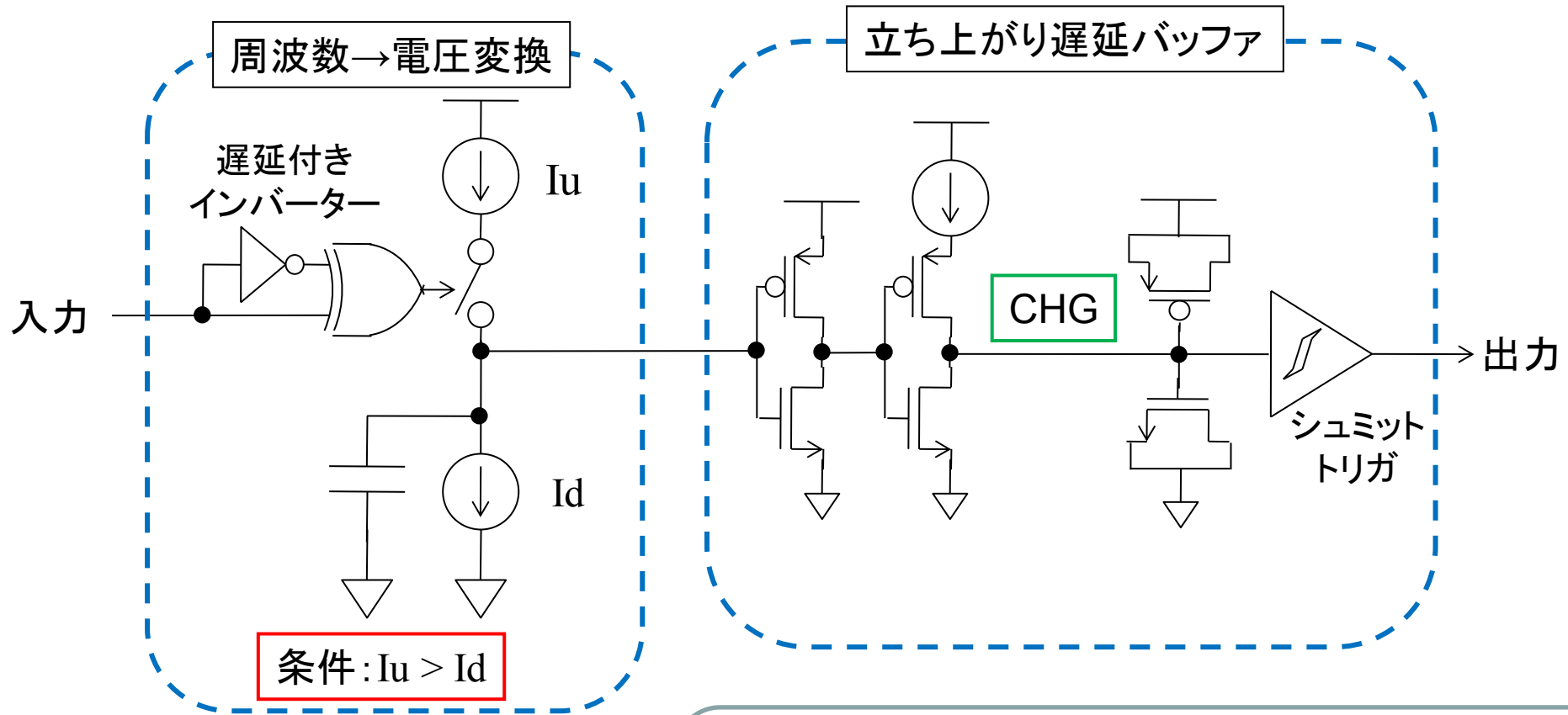
論理信号入力部

高域のノイズやパルスを除去する



(入力回路)

バースト検出回路

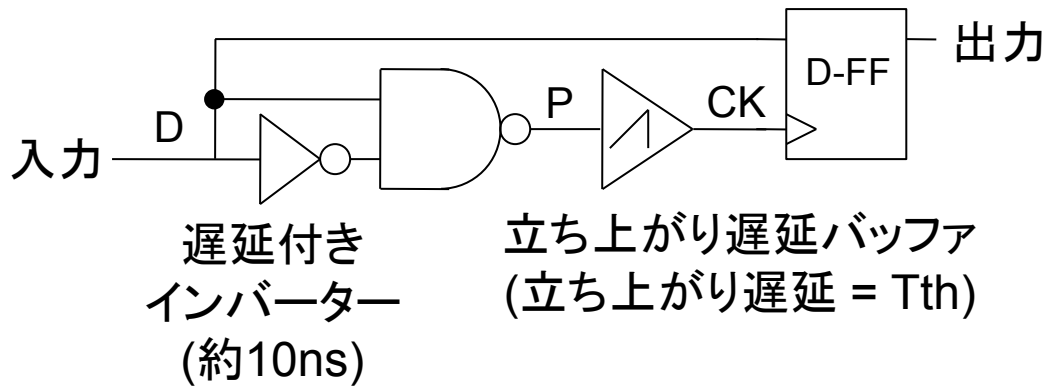


HPFとしての
役割も持つ

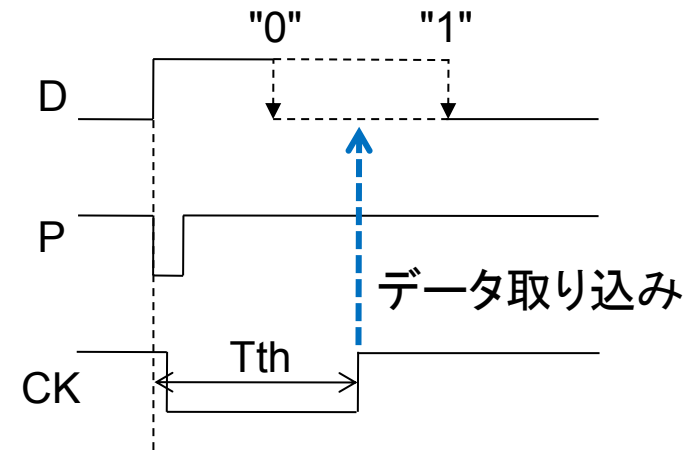
PMOSのドレイン電流を絞るためCHGノードの立ち上がりは遅く、立下りは早い。
これにより内部ノイズ等による出力“H”の誤検出信号は起こりにくくなる。

シリアルI/F回路

パルス幅により論理判定を行う。時間しきい値 = T_{th} (数 μ s)



(回路図)

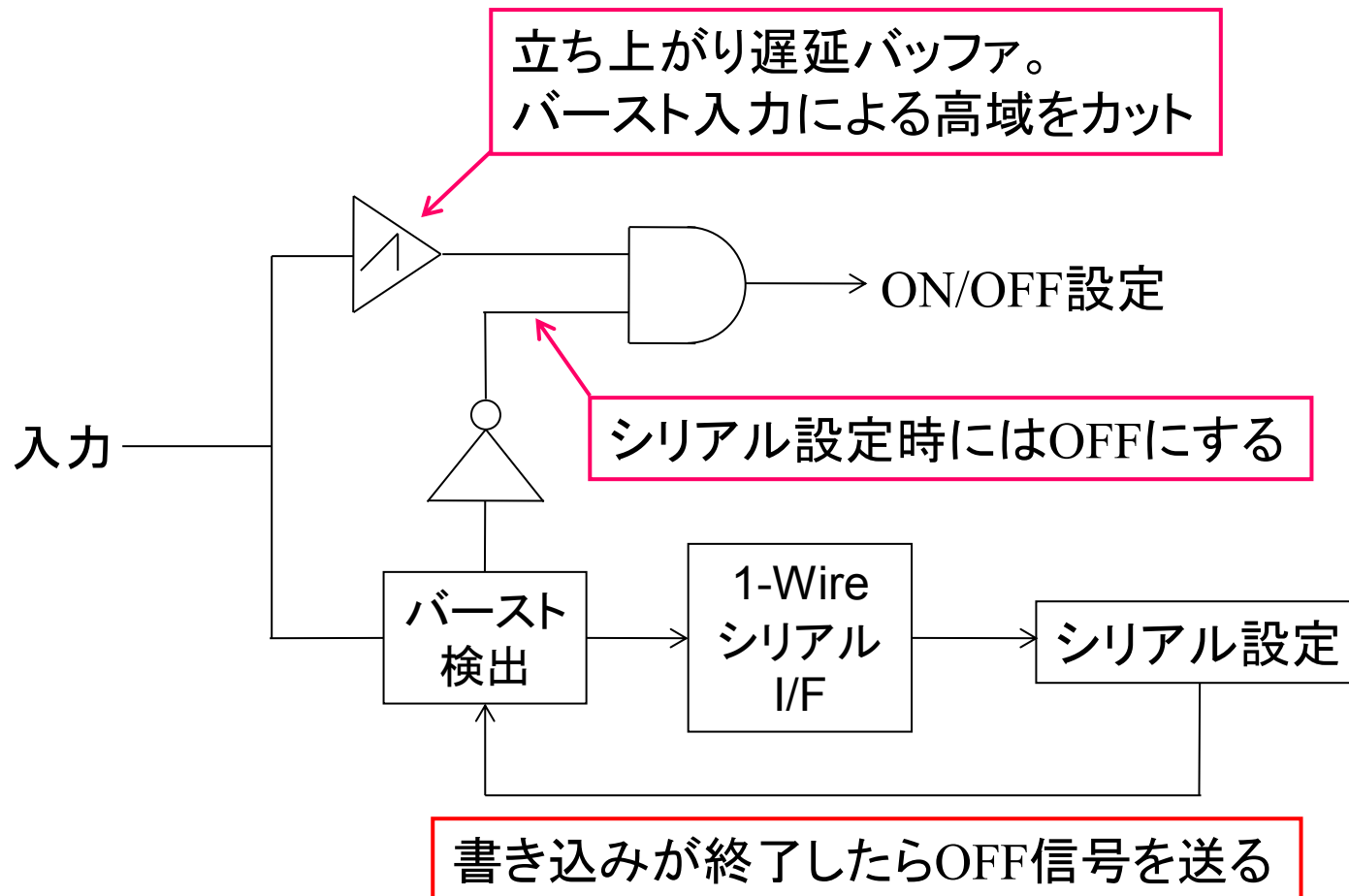


(各ノードの信号波形)

注) 立ち上がり遅延バッファを用いる事で、時間しきい値以下の間隔を持つパルス信号が入力された場合、最後以外の信号はカットされる。LPFとしての役割も持つ。パルス幅で論理判定を行うためクロック・データ・リカバリが不要である。

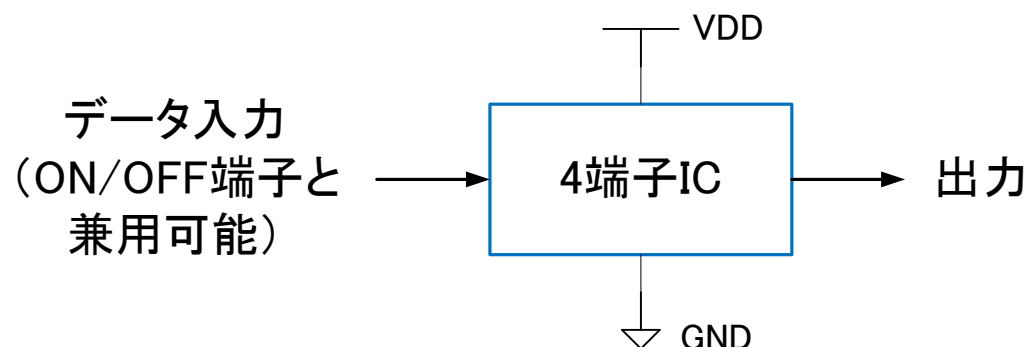
イネーブル端子との兼用

イネーブル端子とシリアルデータ設定端子の機能兼用が可能。
テストなどに使用するための隠し機能としても好適



各種応用例(1)

(四端子ICへの適用)

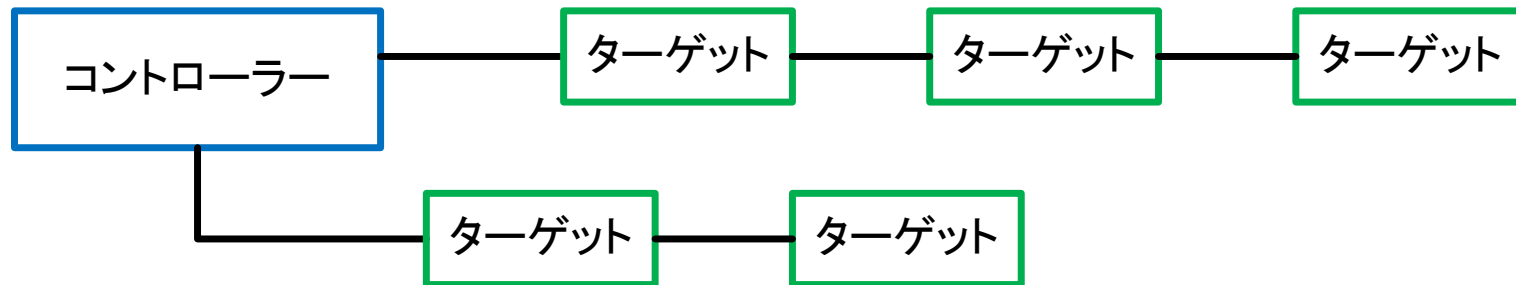


【用例】

発振器、D/Aコンバータ、基準電圧／電流発生器など

各種応用例(2)

(遠隔デバイスへのデータ転送)



インピーダンス整合された長距離転送も可能、電力重合も可能

【用例】

センサーネット、車載、航空機、デジタル音声、電力システム、
街灯、ロボット、イルミネーション、信号機システムなど

本技術に関する知的財産権

- 発明の名称： 電子回路デバイス
- 出願番号： 特願2007-89951
- 出願人： 九州工業大学
- 発明者： 森本 浩之、中村 和之
- U.S.A. 特許 “Electronic Circuit Device “,
Patent No.: US 7,924,636 B2
(2011年4月)